

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-140409

(43)Date of publication of application : 20.05.1994

(51)Int.Cl. H01L 21/321
H01L 21/60

(21)Application number : 04-291679

(71)Applicant : ROHM CO LTD

(22)Date of filing : 29.10.1992

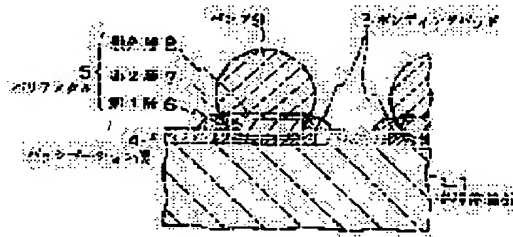
(72)Inventor : TSUMORI MASAHIKO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To enable forming barrier metal with a few processes, and simply form a bump, by arranging barrier metal on a bonding pad by an electroless plating method, and forming a bump on the barrier metal.

CONSTITUTION: A semiconductor circuit, bonding pads 3, a passivation film 4, etc., which film is composed of, e.g. a silicon nitride film of about $1\ \mu\text{m}$ in thickness are formed in the state of a semiconductor wafer. The bonding pad 3 is made of metal whose main component is aluminum (some silicon or copper can be contained), and is formed to be $1\ \mu\text{m}$ or thicker. Barrier metal 5 is deposited on the bonding pads 3 by an electroless plating method. A bump 9 is formed on the barrier metal 5. That is, solder paste is spread and fused, thereby forming a bump of about $50\text{--}70\ \mu\text{m}$ in thickness. Hence remarkable reduction of manufacturing cost can be achieved.



LEGAL STATUS

[Date of request for examination] 18.12.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2784122

[Date of registration] 22.05.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-140409

(43)公開日 平成 6 年(1994) 5 月20日

| | | | | |
|--------------------------|---------|---------|----------------|--------|
| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| H 0 1 L 21/321 | | | | |
| 21/60 | 3 1 1 Q | 6918-4M | H 0 1 L 21/ 92 | F |
| | | 9168-4M | | |

審査請求 未請求 請求項の数 2 (全 4 頁)

(21)出願番号 特願平4-291679

(22)出願日 平成 4 年(1992)10月29日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 津守 昌彦

京都市右京区西院溝崎町21番地 ローム株式会社内

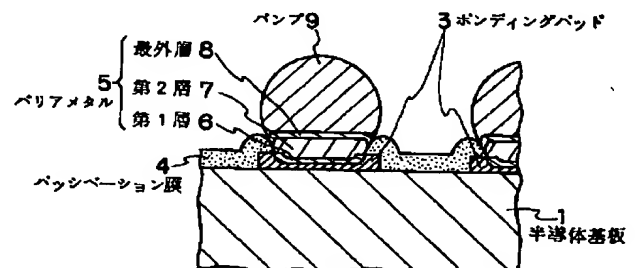
(74)代理人 弁理士 朝日奈 宗太 (外 2 名)

(54)【発明の名称】 半導体装置の製法

(57)【要約】

【目的】 少ない工程で、しかも簡単にバリアメタルを形成し、電気伝導度のよいバンプを有する半導体装置の製法を提供する。

【構成】 半導体基板1の表面のボンディングパッド3上に、無電解メッキ法によりバリアメタル5を形成し、前記バリアメタル5上にスクリーン印刷法などでバンプ9を形成する。前記バリアメタルはZn膜6、Ni膜7、およびAu膜8などの積層体として形成されることが好ましい。



【特許請求の範囲】

【請求項1】 半導体基板に半導体回路が形成され、該半導体回路から外部導出用の電極膜が半導体チップの周縁部に導出されてボンディングパッドが形成され、該ボンディングパッド上に外部リードとの接続用のバンパが設けられてなる半導体装置の製法であって、前記ボンディングパッド上に無電解メッキ法によりバリアメタルを設け、該バリアメタル上にバンパを形成することを特徴とする半導体装置の製法。

【請求項2】 前記ボンディングパッドを1 μ m以上の厚さのアルミニウムを主成分とする金属膜から形成し、前記バリアメタルを設ける前に前記ボンディングパッド表面をエッチングしてアルミニウムを活性化させることを特徴とする請求項1記載の半導体装置の製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置の製法に関する。さらに詳しくは、半導体チップのボンディングパッド上に簡単にバンパを形成できる半導体装置の製法に関する。

【0002】

【従来の技術】最近、電子機器の小型化に伴ない、集積回路（IC）などを組み込んだ半導体装置も、樹脂でモールドしてリード線を導出したものではなく、半導体チップのボンディングパッドにバンパが形成された半導体装置（いわゆるベアチップ）の状態で、直接プリント基板などの配線リードに接続して使用するものが増えつつある。このような半導体装置は、図2に半導体装置のバンパ部の断面図が示されるように、半導体基板21に形成された半導体回路の外部接続用電極端子はアルミニウム配線などで半導体チップの周縁部に導出されてボンディングパッド23が形成され、前記ボンディングパッド23以外の半導体基板21の表面には保護膜としてパッシベーション膜24が形成され、前記ボンディングパッド23上にバリアメタル26を介して金属バンパ25が電解メッキ法などにより形成されている。そのうち、バンパ25以外のところのバリアメタルがエッチングされる。バリアメタル26はたとえば、ボンディングパッドを構成する材料との密着性がよく、バンパ金属がボンディングパッド23に、またその反対にボンディングパッド金属がバンパ25に熱拡散するのを防止する役目をもち、かつ表面が変質しにくくバンパ金属とのなじみがよい金属が選ばれ、通常複数層で形成されている。

【0003】このボンディングパッド23上にバンパ25を形成する方法として、①図2に示されるように、全面に蒸着法またはスパッタ法によりバリアメタル26を形成したのち、バンパを形成しない部分にレジスト膜27を設け、電解メッキ法によりバンパ25を形成したり、②バリアメタルをフォトリソグラフィ工程でパターンニングしてボンディングパッド上にのみ残し、メタルマスクでマ

スキングしたのち、表面全体に蒸着法またはスパッタ法によりバンパ25を積層し、メタルマスクとともに不要な金属材料を除去したり、また③前述のパターンニングされたバリアメタル26上にスクリーン印刷法などにより、バンパ用のペースト状の金属を付着してバンパ25を形成したりする方法がとられている。

【0004】

【発明が解決しようとする課題】従来のバンパの形成法としては、主として前述の①のメッキ法が用いられているが、メッキ法ではバンパ金属をハンダで形成するばあいにハンダを溶かさずにバリアメタルのみエッチングすることが困難であるため、前述の②、③の方法が検討されている。しかし、これらの方法では、前述のようにバリアメタルをフォトリソグラフィ工程によりバンパ形成場所にのみ残存するように、パターンニングをしなければならない。そのため、バリアメタルの蒸着、レジスト塗布、露光、レジスト現像、レジストベーク、バリアメタルエッチング、レジスト除去という工程を経なければならない。そのため、製造に時間がかかり、コストが高くなる。

【0005】さらに、バリアメタル26に使用される金などの材料が半導体基板21内部に侵入すると半導体基板のシリコンにとって不純物となるため、従来の工程の装置で蒸着するのが難しく、別途蒸着装置などの設備が必要になるという問題がある。

【0006】本発明では、かかる問題を解消し、少ない工程でバリアメタルを形成でき、簡単にバンパを形成できる半導体装置の製法を提供すること目的とする。

【0007】

【課題を解決するための手段】本発明の半導体装置の製法は、半導体基板に半導体回路が形成され、該半導体回路から外部導出用の電極膜が半導体チップの周縁部に導出されてボンディングパッドが形成され、該ボンディングパッド上に外部リードとの接続用のバンパが設けられてなる半導体装置の製法であって、前記ボンディングパッド上に無電解メッキ法によりバリアメタルを設け、該バリアメタル上にバンパを形成することを特徴とするものである。

【0008】また、前記製法においては、前記ボンディングパッドを1 μ m以上の厚さのアルミニウムを主成分とする金属膜から形成し、前記バリアメタルを設ける前に前記ボンディングパッド表面をエッチングしてアルミニウムを活性化することが好ましい。

【0009】

【作用】本発明によれば、バリアメタルを無電解メッキ法によって形成しているため、ボンディングパッド表面のみに選択的に付着させることができ、エッチングのためのフォトリソグラフィ工程を必要としない。しかも、ボンディングパッド上にのみ付着するため、材料のムダもなく、また無電解メッキ液に浸漬するだけで済むため、一

10

20

30

40

50

度に大量のバッチ処理ができる。さらにそののちのバンプ形成もスクリーン印刷法などにより形成することにより、短時間でバンプを形成できる。

【0010】

【実施例】つぎに図面を参照しながら本発明について説明する。図1は本発明の半導体装置の製法の一実施例を説明するためのバンプ部分の断面図である。

【0011】半導体基板1に半導体回路2が形成されており、該半導体回路の外部リードとの接続用の電極端子がアルミニウムなどの金属薄膜により半導体チップの周縁部に導出され、ボンディングパッド3が形成されている。前記ボンディングパッド3以外の半導体基板1表面には保護膜としてパッシベーション膜4が形成されている。前記ボンディングパッド3上には、バリアメタル5が形成され、その上にバンプ9が形成されている。バリアメタル5の形成においては、まず第1層6として、ボンディングパッドの材料であるアルミニウムなどと相互に拡散する量が小さく、密着性のよい材料、たとえば、亜鉛、チタン、クロム、パラジウムなどの金属が付着される。また、バリアメタルの最外層8としては、表面の酸化などの変質防止の点から金、白金などが好ましい。このばあい、たとえばバンプ金属が第1層6またはボンディングパッド3に拡散するのを防止するため、バンプ9や第1層6と相互に拡散する量が小さい、ニッケルまたは銅などの金属からなる第2層7を第1層6と最外層8とのあいだに介在させた三層構造で形成することが好ましい。しかし、一層でこれらの機能を果たす材料を使用できれば一層でもよい。

【0012】この半導体装置を製造するには、まず半導体回路、ボンディングパッド3およびたとえば約1 μ mのチ化シリコン膜からなるパッシベーション膜4などを半導体ウエハの状態での通常の半導体装置の製造プロセスにより形成する。ここでは、ボンディングパッド3上にバリアメタル5とバンプ9を形成する方法について説明する。なお後述する理由によりボンディングパッド3はアルミニウムを主成分とする金属（若干のシリコンや銅を含んでいてもよい）を使用し、厚さが1 μ m以上に形成されることが好ましい。

【0013】まず、ボンディングパッド上に無電解メッキ法によりバリアメタル5を堆積する。具体例としては、Al-Siで100 μ m \times 100 μ mの大きさに1 μ m以上の厚さでボンディングパッドが形成された半導体チップを、水酸化ナトリウムを5重量%含むアルカリ性の脱脂剤に25 $^{\circ}$ Cで約5分間浸漬して、脱脂を行った。ついで25 $^{\circ}$ Cで10重量%のリン酸に約5分間浸漬し、ボンディングパッドの表面をエッチング処理し、活性化させた。この際、ボンディングパッドのアルミニウム表面が0.5 μ m程度エッチングされた。このエッチングによる損失を考慮してボンディングパッドの厚さは前述のように1 μ m以上の厚さで形成しておくことが好ましい。つぎに

25 $^{\circ}$ Cでジンケート処理することによりボンディングパッド表面に亜鉛膜を0.1 μ m程度形成した。さらに、80 \sim 90 $^{\circ}$ CのNi-P系メッキ液で無電解ニッケルメッキを行い、第2層7としてニッケル層を1 \sim 1.2 μ m程度形成し、引き続き80 \sim 90 $^{\circ}$ Cで無電解メッキにより0.05 μ m程度の金膜を最外層として形成した。そののち、室温で約10分間純水洗浄を行ってバリアメタル5の形成を行った。

【0014】つぎに、バリアメタル5上にバンプを形成する。具体例としては、半導体ウエハにバリアメタルの部分のみが露出するような、厚さ0.05mm程度の金属マスクを被せ、ハンダペーストを印刷法によって開口部に埋め込むように塗布した。そののち、200 \sim 240 $^{\circ}$ Cで約5分間ハンダペーストを溶融させることにより、厚さが50 \sim 70 μ m程度のバンプを形成した。

【0015】叙上の製法によれば、無電解メッキによってバリアメタルの各層をボンディングパッド上にのみ密着性がよく、しかも均一に成膜できるため、信頼性の高いバリアメタル5を簡単にうることができる。このえられた半導体装置に対し、175 $^{\circ}$ C、100時間の加熱試験を実施したが機械特性、電気特性ともに問題なく、バリアメタルの効果が確認された。

【0016】また、本発明によれば金膜8の形成も他の金属膜と同様の手順でできるため、専用の蒸着装置を必要としない。

【0017】なお、前記実施例では、ボンディングパッド3の材料としてAl-Siを用いたが、本発明はこれに限定されるものではなく、アルミニウムなど電極膜として好ましい金属材料であれば、自由に選択することができる。

【0018】

【発明の効果】本発明によれば、無電解メッキによってバリアメタルを形成するため、各ボンディングパッドにのみバリアメタルを形成でき、フォトリソ工程の必要がなく、簡単にバリアメタルを形成することができる。さらに、大量の半導体装置を半導体ウエハのまま一括して無電解メッキを行うことができ、しかも、短時間でバリアメタルを形成することができる。また、バンプはスクリーン印刷などで形成できるため、短時間で行え、大幅な製造コストの低減を達成することができる。

【図面の簡単な説明】

【図1】本発明の半導体装置の製法の一実施例を説明するためのバンプ部分の断面説明図である。

【図2】従来の半導体装置のバンプ部の断面説明図である。

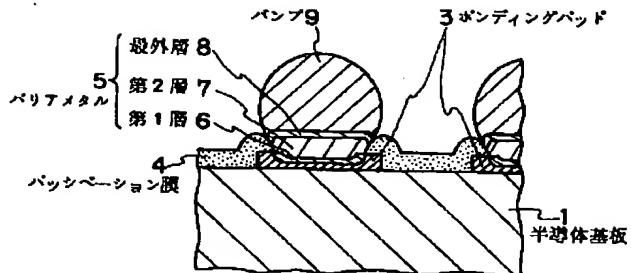
【符号の説明】

- 1 半導体基板
- 3 ボンディングパッド
- 4 パッシベーション膜
- 5 バリアメタル

6 第1層
7 第2層

8 最外層
9 バンプ

【図1】



【図2】

